

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-288806  
 (43)Date of publication of application : 01.11.1996

(51) Int. Cl. H03K 5/13  
 H03H 11/26  
 H04N 5/04

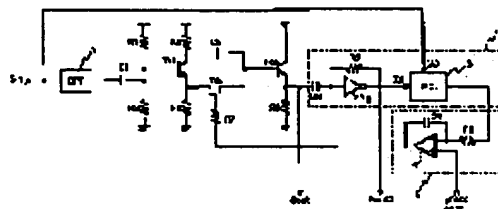
(21)Application number : 07-085422 (71)Applicant : CANON INC  
 (22)Date of filing : 11.04.1995 (72)Inventor : TATSUMI SHINGO

### (54) VOLTAGE CONTROLLED VARIABLE PHASE CIRCUIT AND PHASE COMPARATOR

#### (57) Abstract:

**PURPOSE:** To attain the stable phase control by means of a simple circuit by detecting the phase difference between the input and output signals of a transfer means and then feeding the feedback value decided based on the detected phase difference back to the transfer means.

**CONSTITUTION:** The continuous basic waves outputted from the emitter of a transistor Tr2 are converted into the digital signals B of '1' and '2' by a capacitor C3, a resistor R8 and an inverting amplifier 2 and then inputted to a phase comparator 3. A digital signal A that is not transmitted yet through a BPF 1 is also inputted to the comparator 3 and undergoes the comparison of phase with the signal outputted from the amplifier 2. The comparator 3 outputs a phase error signal that undergone the phase comparison to a filter circuit 6 that is used for a feedback loop. In such a constitution, a negative feedback loop is formed so that the reference signal A is compared with the signal B that undergone the phase control and that a fixed phase error is secured between both signals A and B. As a result, the phase control stability is extremely improved.



#### LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

**BEST AVAILABLE COPY**

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's  
decision of rejection]

[Date of requesting appeal against  
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998, 2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-288806

(43)公開日 平成6年(1996)11月1日

(51)Int.Cl. <sup>4</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 K 5/13			H 0 3 K 5/13	
H 0 3 H 11/28		6731-5 J	H 0 3 H 11/28	A
H 0 4 N 5/04			H 0 4 N 5/04	2

審査請求 未請求 請求項の数5 OL (全6頁)

(21)出願番号 特願平7-85422

(22)出願日 平成7年(1995)4月11日

(71)出願人 000001007  
 キヤノン株式会社  
 東京都大田区下丸子3丁目30番2号

(72)発明者 辰巳 晋吾  
 東京都大田区下丸子3丁目30番2号 キヤ  
 ノン株式会社内

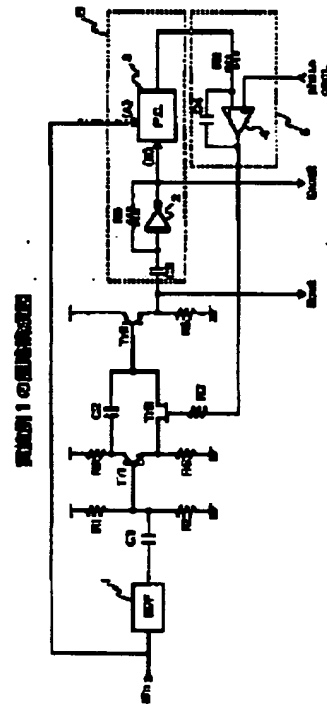
(74)代理人 弁理士 丹羽 宏之 (外1名)

(54)【発明の名称】 電圧制御可変位相回路および位相比較回路

(57)【要約】

【目的】 位相制御を安定的に行える電圧制御可変位相回路を提供する。

【構成】 信号の移相手段 (Tr1、C2、Tr3) と、この移相手段の入力信号と出力信号との位相差を検出する位相比較手段 (6) と、この位相比較手段の検出結果に基づき帰還量を前記移相手段に帰還する (ここでは、電界効果トランジスタTr3のゲート電圧を制御する) 制御手段 (6) とを備え、帰還量を制御電圧 (phase cont.) により外部から制御する。



1

## 【特許請求の範囲】

【請求項1】 信号の移相手段と、この移相手段の入力信号と出力信号との位相差を検出する位相比較手段と、この移相比較手段の検出結果に基づく帰還量を前記移相手段に帰還する制御手段とを備えた電圧制御可変位相回路。

【請求項2】 制御手段は、帰還量を外部から制御することが可能なものである請求項1に記載の電圧制御可変移相回路。

【請求項3】 移相手段は、可変位相量を $180^\circ$ 以内とするものである請求項1または2に記載の電圧制御可変位相回路。

【請求項4】 移相手段の入力信号をクロック入力とする第一のDフリップフロップと、移相手段の出力信号をクロック入力とする第二のDフリップフロップと、前記第一、第二のDフリップフロップの非反転出力を入力とする論理回路とを備え、前記第一のDフリップフロップの非反転出力を前記第一のDフリップフロップのデータ入力とし、前記第一のDフリップフロップの非反転出力を前記第二のDフリップフロップのデータ入力とする位相比較回路。

【請求項5】 位相比較手段は、請求項4の位相比較回路によるものである請求項1ないし3のいずれかに記載の電圧制御可変位相回路。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、電圧制御可変位相回路、特にビデオカメラの外部同期用のキャリアの位相調整用として最適な電圧制御可変位相回路、およびこの電圧制御可変位相回路の適用するのを好適とする位相比較回路に関する。

【0002】

【従来の技術】従来より、可変抵抗器を用いた可変位相回路（移相回路）が良く知られている。

【0003】この可変抵抗器を用いた可変位相回路（移相回路）について、図6に基づいて簡単に説明する。

【0004】連続一定周波数のデジタル信号 $S_{in}$ は、バンドパスフィルタ1で基本波のみを抜き出して波形成型され、コンデンサC1、抵抗器R1、R2でバイアス設定されたトランジスタTr1のベースに入力される。トランジスタTr1のエミッタは抵抗器R4を介して接地され、コレクタは抵抗器R3を介して電源に接続されている。

【0005】また、トランジスタTr1のエミッタは可変抵抗器R5に接続され、可変抵抗器の他端はコンデンサC2を介してトランジスタTr1のコレクタに接続されるとともに、トランジスタTr2のベースに接続されている。トランジスタTr2のエミッタは抵抗器R6を介して接地され、コレクタは電源に接続されている。

【0006】このように、トランジスタTr1、抵抗器

(2)

特開平8-288806

2

R3、R4、可変抵抗器R5、コンデンサC2で、可変位相回路が構成され、トランジスタTr2、抵抗器R6でバッファが構成される。

【0007】この可変位相回路は、トランジスタTr1のベースと同位相のエミッタ出力信号と逆位相（ $180^\circ$ 回転している位相）のコレクタ出力信号とが、コンデンサC2と可変抵抗器R5に接続されているので、可変抵抗器R5とコンデンサC2の過渡をベクトル合成すればわかるように、可変抵抗器R5の値を変えることによって、位相を変えることができる。

【0008】この可変位相回路では、マニュアル操作によらなければ位相を変えることができないため、可変抵抗器R5の替わりに電圧制御抵抗器である電界効果トランジスタを用いて、制御電圧により位相を変える電圧制御可変位相回路が従来より用いられている。

【0009】この電圧制御可変位相回路を図7に示す。この回路は、図6の回路の可変抵抗器R5が電界効果トランジスタTr3に変わっただけである。

【0010】電界効果トランジスタTr3のソースはトランジスタTr1のエミッタに接続され、電界効果トランジスタTr3のドレインはコンデンサC2とトランジスタTr2のベースに接続されている。電界効果トランジスタTr3のゲートには、抵抗器R7を介して制御電圧 $V_{cont}$ が入力されている。

【0011】電界効果トランジスタは、良く知られているように、ゲート-ソース間の電位差によってソース-ドレイン間の抵抗値が変わる。従って、制御電圧 $V_{cont}$ を変えることによって、位相を変えることができる。

【0012】

【発明が解決しようとする課題】しかしながら、上記従来例の電圧制御可変位相回路には次のような欠点があった。

【0013】トランジスタ（電界効果トランジスタ）の抵抗値制御特性は感度が高く、少しの電位差で抵抗値が大きく変わってしまう。また、トランジスタ個々の特性のばらつきが大きい。さらには、トランジスタは温度依存性が非常に高い。

【0014】従って、実際の回路では、位相制御の安定性が非常に悪くなるという欠点があった。

【0015】本発明では、入力信号と制御された信号の位相とを比較して、これを可変位相回路に帰還することによって、位相制御を安定的に行える電圧制御可変位相回路を提供することを目的とする。

【0016】また、この電圧制御可変位相回路に適用するのを好適とする位相比較回路を提供することを目的とする。

【0017】

【課題を解決するための手段】本発明は、次のように構成される。

BEST AVAILABLE COPY

## 3

【0018】(1) 信号の移相手段と、この移相手段の入力信号と出力信号との位相差を検出する位相比較手段と、この移相比較手段の検出結果に基づく帰還量を前記移相手段に帰還する制御手段とを備えた電圧制御可変位相回路。

【0019】(2) 制御手段は、帰還量を外部から制御することが可能なものである上記(1)に記載の電圧制御可変移相回路。

【0020】(3) 移相手段は、可変位相量を $180^\circ$ 以内とするものである上記(1)または(2)に記載の電圧制御可変位相回路。

【0021】(4) 移相手段の入力信号をクロック入力とする第一のDフリップフロップと、移相手段の出力信号をクロック入力とする第二のDフリップフロップと、前記第一、第二のDフリップフロップの非反転出力を入力とする論理回路とを備え、前記第一のDフリップフロップの非反転出力を前記第一のDフリップフロップのデータ入力とし、前記第一のDフリップフロップの非反転出力を前記第二のDフリップフロップのデータ入力とする位相比較回路。

【0022】(5) 位相比較手段は、上記(4)の位相比較回路によるものである上記(1)ないし(3)のいずれかに記載の電圧制御可変位相回路。

## 【0023】

【作用】本発明の電圧制御可変位相回路では、移相手段で位相を変えられた信号ともとの信号の位相差が位相比較手段で検出され、制御手段でこの検出結果から帰還量が定められて移相手段にこれを帰還する。

【0024】特に、上記(2)の電圧制御可変位相回路においては、制御手段で外部からの制御電圧などにより帰還量を制御する。

【0025】また、本発明の位相比較回路では、上記のように構成したことにより、移相手段の入力信号と出力信号の位相差を出力信号でのデューティ変化によってDC成分の変化として取り出すことができ、位相比較ができる。

## 【0026】

## 【実施例】

(実施例1) 以下、本発明の実施例1について図面に基づいて説明する。

【0027】図1は、実施例1の電圧制御可変位相回路の回路構成図である。

【0028】この回路は、従来例の回路(図7)に、位相比較器5と位相比較器の出力用フィルタ回路6が追加されたものであり、従来例と同一箇所には同一符号を記し、説明を省略する。

【0029】位相比較器5は、コンデンサC3と抵抗器R8と反転増幅器(または、インバータ)2と位相比較回路3から構成されている。トランジスタTr2のエミッタから出力された連続の基本波は、コンデンサC3、

(3)

特開平8-288806

## 4

抵抗器R8、反転増幅器2で“1”、“0”のデジタル信号(B)に変換され、位相比較回路3に入力される。また、バンドパスフィルタ1を通過する前のデジタル信号(A)も、位相比較回路3に入力され、前記反転増幅器2からの信号と位相比較を行う。位相比較回路3では、位相比較された後の位相誤差信号を出力し、フィルタ回路6へ送る。

【0030】フィルタ回路6は、帰還ループ用のフィルタとループゲインとを設定するとともに、外部からの位相制御電圧を加算する役目を持っている。フィルタ回路6は、図1に示すように構成されていて、位相比較回路3の出力は抵抗器9を経てオペアンプで構成される差動増幅器4の負入力端子に入力されている。差動増幅器4の出力は、コンデンサC4を経て差動増幅器4の負入力に接続されており、抵抗器R9とコンデンサC4とでループフィルタを構成している。また、差動増幅器4の出力は、抵抗器R7を経て電界効果トランジスタTr3のゲートに入力されており、トランジスタTr1、抵抗器R3、R4、可変抵抗器R5、コンデンサC2で構成される可変位相回路と、トランジスタTr2、抵抗器R6で構成されるバッファと、位相比較器5とでループが構成される。また、差動増幅器4の正入力には、外部からの位相制御電圧(phase cont.)が入力され、差動増幅器4の出力電圧のDC成分を可変している。

【0031】上記ループ(負帰還ループ)は、基準となる信号(A)と位相制御された信号(B)とを比べて、両者のいそぎ誤差が一定になるように構成されているため、位相制御の安定度が格段に向上する。

【0032】また、差動増幅器4の正入力への制御電圧を変えることによって、前記ループの目標位相誤差を変えることが可能となり、電圧制御によって位相を安定に可変することが可能となる。

【0033】なお、位相制御された信号の出力は、基本波の状態で出力する場合は、トランジスタTr2のエミッタ出力Soutであり、デジタル信号で出力する場合は、反転増幅器2の出力Sout2(信号(B))である。

【0034】次に、位相比較回路3の構成例を図2に基づいて説明する。

【0035】ここで、位相比較回路3は、Dフリップフロップ31、32と、AND回路33で構成されている。位相比較用の一方の信号(バンドパスフィルタ1を通過する前の信号)(A)は、Dフリップフロップ31のクロック入力に入力されている。Dフリップフロップ31の反転出力はフリップフロップ31のデータ入力(D入力)に入力されている。Dフリップフロップ31の非反転出力は、Dフリップフロップ32のD入力とAND回路33の一方の入力端子に入力されている。Dフリップフロップ32のクロック入力には、位相比較用の

5

他方の入力信号 (B) が入力されており、Dフリップフロップ32の非反転出力は、AND回路22の他方の入力端子に入力されている。

【0036】次に、位相比較器3の動作を図3のタイミングチャートを参照して説明する。

【0037】Dフリップフロップ31は、良く知られているように1/2分周回路を構成しているため、クロック入力に(A)のような信号が入力されると、非反転出力には(C)のような信号が出力される。Dフリップフロップ32では、D入力に信号(C)が、クロック入力に信号(A)より可変位相回路で位相が $\theta$ だけ遅れた信号(B)が入力されているので、非反転出力には(D)のような信号が出力される。すなわち、Dフリップフロップ32の非反転出力には、信号(C)よりも位相が $\theta$ だけ遅れた同じ周波数の波形が出力される。

【0038】従って、AND回路33の出力は、信号(E)のような波形になる。ここで、信号(E)の立ち下がり部分は基準入力信号(A)から生成された信号(C)の立ち下がりて決まり、信号(E)の立ち上がり部分は位相制御された信号(B)から生成された信号(D)の立ち上がりて決まる。

【0039】従って、前記可変位相回路で信号(B)の位相が変わると、信号(E)の立ち上がり箇所が変化し、信号(E)のデューティが変化する。この信号(E)を平均化してDC成分を取り出すと、上記デューティの変化に応じてDC成分も変化する。すなわち、信号(A)と信号(B)の位相差を信号(E)でのデューティ変化によってDC成分の変化として取り出すことができ、位相比較回路として動作していることがわかる。

【0040】このように本実施例の位相比較回路は、Dフリップフロップ2個とAND回路1個という簡単な構成とすることができるが、これは、前記可変位相回路での位相可変範囲が $180^\circ$ までで良いため、他の回路の遅れ時間 $\tau$ (例えば、バンドパスフィルタ1や反転増幅器2での遅れ時間)を適当に選定すれば、位相比較回路の出力信号(E)のデューティ(またはDC成分)と、位相比較回路の2つの入力信号(A)(B)間の位相差との関係が、直線的になるように構成することができるからである。

【0041】以上、位相差検出回路としてAND回路を用いた例を示したが、OR回路、EX-OR回路でも同様の効果が得られ、さらに、各反転構成のNAND回路、NOR回路、EX-NOR回路でも同様の効果が得られる。

【0042】なお、入力信号(A)と(B)を直接AND回路に入力すると、2つの入力信号の位相差と出力信号のデューティ(またはDC成分)との関係は、 $180^\circ$ の位相変化の途中で極性が反転するので、位相比較回路としては適当ではない。

【0043】(実施例2)以下、本発明の実施例2につ

(4)

特開平8-288806

6

いて図面に基づいて説明する。

【0044】実施例1では、基本波での可変位相回路について説明したが、これをデジタル信号での可変位相回路に適用しても良い。

【0045】図4は、実施例2の電圧制御可変位相回路の回路構成図である。ここで、図1と同一箇所には同一符号を付し、説明を省略する。

【0046】デジタルの入力信号Sinは、位相比較回路3と電界効果トランジスタTr4のソースに入力されている。電界効果トランジスタTr4のドレインはコンデンサC5とバッファ7に接続されており、また、ゲートは抵抗器R7を介してフィルタ回路6の制御を受けている。バッファ7の出力は、位相比較回路3のもう一方の入力端子に入力されており、位相比較回路3の出力は、フィルタ回路6に入力されている。なお、位相比較回路3およびフィルタ回路6の構成および動作は実施例1の場合と同じであるので、説明を省略する。

【0047】ここでは、電界効果トランジスタTr4のソースドレイン間の抵抗値とコンデンサC5とでフィルタ回路が構成されており、これが位相遅延効果を実現し、バッファ7で波形成型して遅延された信号を“1”、“0”のデジタル信号に変換し、位相比較回路3へ入力する。

【0048】従って、電界効果トランジスタTr4のゲート電圧によって、ソースドレイン間の抵抗値が変わり、コンデンサC5との組み合わせによるローパスフィルタの遅延時間が可変できる。そして、フィルタ回路6への外部からの位相制御電圧(phase control)を適当に選び、電界効果トランジスタTr4とコンデンサC5による遅延時間(位相の遅れ量)が $180^\circ$ までになるようにすれば、実施例1の場合と同様の効果の得られる可変位相回路となる。

【0049】(実施例3)以下、本発明の実施例3について図面に基づいて説明する。

【0050】実施例2では、電界効果トランジスタのソースドレイン間の抵抗値とコンデンサとでローパスフィルタを構成したが、電界効果トランジスタの代わりに抵抗器、コンデンサの代わりに電圧制御可変容量ダイオード(バリキャップ)を用いても良い。

【0051】図5は、実施例3の電圧制御可変位相回路の回路構成図である。

【0052】ここでは、図4の電界効果トランジスタTr4の代わりに抵抗器R10が、図4のコンデンサC5の代わりにコンデンサC6、バリキャップD1が用いられており、バリキャップD1は、抵抗器R11を経由してフィルタ回路6の制御を受けている。コンデンサC6は、バリキャップD1の容量よりも十分に大きな値に設定してあるので、ローパスフィルタとしては、抵抗器R10とバリキャップD1の容量で決定される。

【0053】

(5)

特開平8-288806

7

【発明の効果】以上説明したように、本発明の電圧制御可変位相回路によれば、位相制御を安定的に行うことができる。しかも、簡単な回路で構成できる。

【0054】また、請求項2の発明によれば、外部より帰還量を制御することができるので、制御量を可変できる。

【0055】すなわち、本発明によれば、従来例のものに比べて格段に安定的な位相制御が可能となるので、特にビデオカメラ等の位相誤差の影響の大きい機器に応用すると効果絶大である。例えば、副搬送波の位相調整や外部同期（ゲンロック）時の位相調整等に応用可能である。

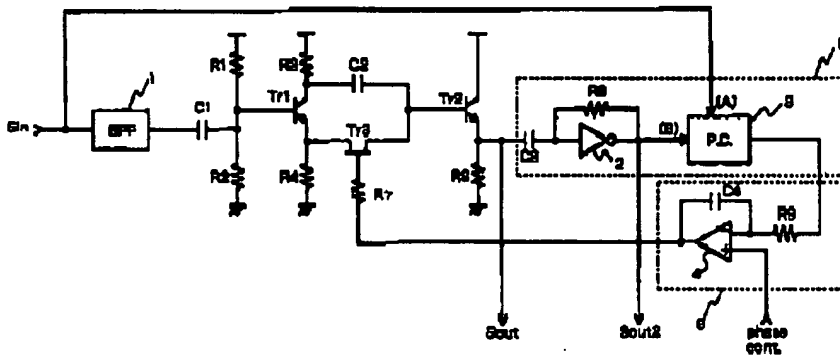
【0056】また、請求項4の発明によれば、非常に簡単な回路で位相差の検出が可能となる。

【図面の簡単な説明】

【図1】 実施例1の回路構成図

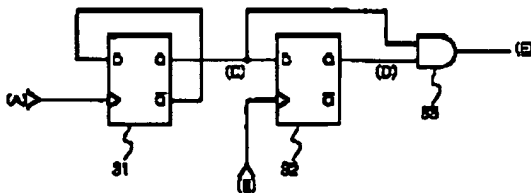
【図1】

実施例1の回路構成図



【図2】

実施例1の位相比回路の構成図



8

【図2】 実施例1の位相比回路の構成図

【図3】 実施例1の位相比回路の動作を説明するタイミングチャート

【図4】 実施例2の回路構成図

【図5】 実施例3の回路構成図

【図6】 従来の可変位相回路（移相回路）の回路構成図

【図7】 従来の電圧制御可変位相回路の回路構成図

【符号の説明】

10 3 位相比較回路

5 位相比較器

6 フィルタ回路

31, 31 Dフリップフロップ

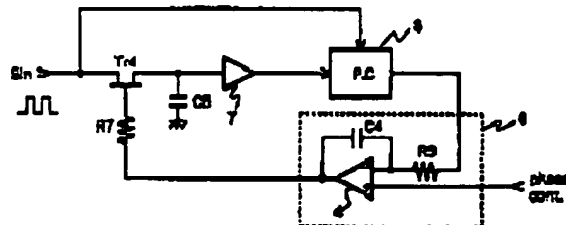
33 AND回路

Tr 3, Tr 4 電界効果トランジスタ

D1 可変容量ダイオード（バリキャップ）

【図4】

実施例2の回路構成図

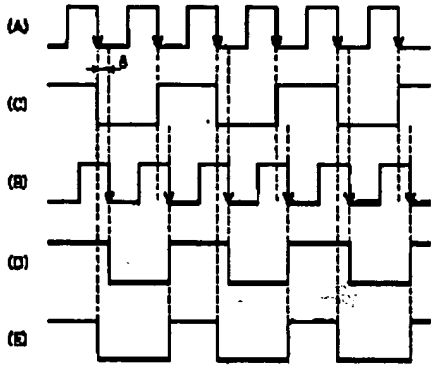


(6)

特開平8-288806

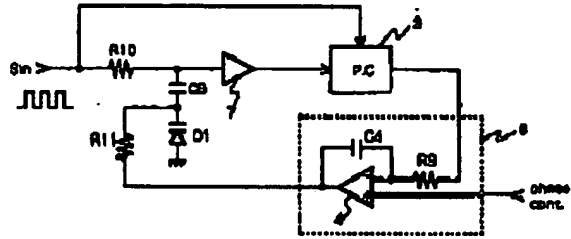
【図3】

実施例1の位相比回路の動作タイミングチャート



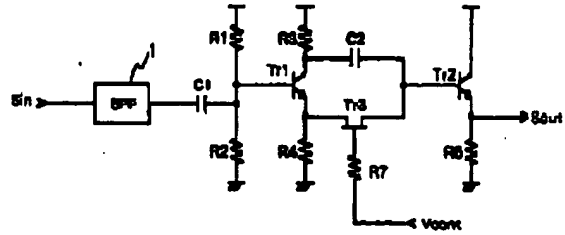
【図5】

実施例3の回路構成図



【図7】

従来の電圧制御可変位相回路の構成図



【図6】

従来の可変位相回路(移相回路)の構成図

